

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

MANUFACTURE OF SEMICONDUCTOR LIGHT-EMITTING DEVICE

Patent Number: JP5190900
Publication date: 1993-07-30
Inventor(s): GOTOU HIROMASA; others: 01
Applicant(s): ASAHI CHEM IND CO LTD
Requested Patent: ☐ JP5190900

Application Number: JP19920004719 19920114

Priority Number(s):

IPC Classification: H01L33/00; H01L21/302

EC Classification:

Equivalents:

Abstract

PURPOSE: To provide a method for manufacturing a light-emitting device which uses a semiconductor nitride by the dry etching method.

CONSTITUTION: A light-emitting layer which consists of an n-type layer and an i-type layer or a p-type layer semiconductor nitride is formed with a film thickness of 3μm or less within vacuum and a lithography process is performed by the dry etching method for manufacturing a light-emitting device. When the dry etching method is used for the lithography process, improved diode characteristics are realized if the film thickness is 1μm or less, thus enabling a semiconductor light-emitting device which emits a blue light to be manufactured.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開 号

特開平5-190900

(43)公開日 平成5年(1993)7月30日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	FI	技術表示箇所
H01L 33/00	A	8834-4M		
21/302	J	7353-4M		
33/00	C	8834-4M		

審査請求 未請求 請求項の数4(全9頁)

(21)出願番号 特願平4-4719

(22)出願日 平成4年(1992)1月14日

(71)出願人 000000033

旭化成工業株式会社

大阪府大阪市北区堂島浜1丁目2番6号

(72)発明者 後藤 広将

静岡県富士市鮫島2番地の1 旭化成工業株式会社内

(72)発明者 今井 秀秋

静岡県富士市鮫島2番地の1 旭化成工業株式会社内

(54)【発明の名称】 半導体発光装置の製造方法

(57)【要約】

【目的】 ドライエッチング法により窒化物系半導体を用いた発光装置の製造方法を提供すること

【構成】 真空中において3 μ m以下の膜厚でn型層およびi型層あるいはp型層の窒化物系半導体からなる発光層を形成し、リソグラフィー工程をドライエッチング法で行い発光装置を製造する。

【効果】 リソグラフィー工程にドライエッチング法を用いることにより、膜厚が1 μ m以下において良好なダイオード特性を示し、青色の発光を有する半導体発光装置の製造方法を可能にした。

R011582

1

【特許請求の範囲】

【請求項1】 基板上に少なくとも1種類のIII族元素を含む窒化物系半導体からなるn型層とi型層またはp型層を具備してなる発光層を形成する工程、該発光層の所要の部位をドライエッチングする工程、ドライエッチング後に該発光層を熱処理する工程、および該発光層の所要の部位に少なくとも2つ以上の電極を形成する工程を含むことを特徴とする半導体発光装置の製造方法。

【請求項2】 真空中において、あらかじめ加熱した窒素を含有するガス状化合物と、少なくとも1種のIII族元素金属または該元素を含む金属塩の蒸気を基板面に供給して反応させることにより、基板上に結晶成長させることを特徴とする請求項1記載の窒化物系半導体薄膜の製造方法。

【請求項3】 ドライエッチングの方法としてイオンミリング、反応性イオンエッチング、集束イオンビームエッチング、ECRエッチング、ビームアシストエッチングを用いることを特徴とする請求項1記載の半導体発光装置の製造方法。

【請求項4】 ドライエッチング後に発光層を熱処理する雰囲気としてアンモニア、三弗化窒素、ジメチルアンモニウム、ジメチルヒドラジン等の窒化合物、アルゴン、窒素等の不活性ガスを用いることを特徴とする請求項1記載の半導体発光装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、特にディスプレイ、光通信、OA機器の光源として最適な可視領域における発光ダイオードおよびレーザーダイオード等に用いることができる薄膜発光装置の製造方法に関するものである。

【0002】

【従来の技術】 半導体発光装置、特に可視域発光ダイオード(LED)は、広い分野において表示素子として使用されているが、従来、紫外域〜青色発光ダイオードおよびレーザーダイオードは実用化されておらず、特に3原色を必要とするディスプレイ用として開発が急がれている。窒化物系半導体として報告されているものとしては、Ga₂N、In₂Nや混晶半導体のGaInN、GaAlNなどがある。

【0003】 青色発光素子材料として有望視されている窒化ガリウム(GaN)は、多くはサファイアC面上にMOCVD法、あるいはVPE法により成膜されている【ジャーナル オブ アプライド フィジクス (Journal of Applied Physics) 56 (1984) 2367-2368】が、良好な結晶を得るためには反応温度を高くする必要があり、製造が著しく困難であった。さらに、高温度で結晶を成長させるこれらの方法では、窒素が不足するために、キャリア密度が極めて大きくなり、良好な半導体特性が得られな

い。それを克服するためにサファイアC面上に窒化アル

2

ミニウムのバッファ層を設け、その上に10μm以上の膜厚の厚いGaN薄膜を作製して半導体発光素子を作製することが試みられている。このように10μm以上の膜厚を有するGaN薄膜の素子化を行う場合には、GaN薄膜は酸およびアルカリに対して非常に安定であるためにウェットエッチングで行うことは困難であり、また10μm以上の膜厚を有するためにドライエッチングで行うことも実用上不可能である。このために現状では窒化物半導体を用いた発光素子を作製する場合には、リソグラフィ技術を用いることが困難なために、電極は10μmほどの厚さの薄膜の側面に形成しなければならなかった。最近ではSiO₂膜をレジストのかわりに用いてCCl₄:F₂でドライエッチングを行うことも試みられている(特開平2-291125)が、プラズマエッチングにより窒化物系半導体の発光層がダメージを受けるために良好な特性の半導体発光装置を作製することはできないのが現状である。

【0004】

【発明が解決しようとする課題】 窒化物系半導体を発光装置として用いる場合、リソグラフィ技術を用いることが困難なために発光効率の高い構造をもつ素子の作製が出来ないという問題があった。本発明は、この問題点を解決して半導体発光装置として良好な特性を有するための新規な素子製造方法を提供しようとするものである。

【0005】

【課題を解決するための手段】 本発明者らは前記問題点を解決するため鋭意研究を重ねた結果、膜厚1μm以下で良好な単結晶性を有する窒化物系半導体薄膜の製造方法を見だし、半導体発光素子として必要となる良質なpn接合またはMIS構造を形成することに成功した。また本発明者らは、この窒化物系半導体薄膜のpn接合またはMIS構造からなる発光層を用いてドライエッチング法で素子化を行い発光効率の高い半導体発光装置を得ることができるようになったものである。

【0006】 すなわち、本発明は基板上に少なくとも1種類のIII族元素を含む窒化物系半導体からなるn型層とi型層またはp型層を具備してなる発光層を形成する工程、および該発光層の所要の部位をドライエッチングする工程、ドライエッチング後に該発光層を熱処理する工程、および該発光層の所要の部位に少なくとも2つ以上の電極を形成する工程を含むことを特徴とする半導体発光装置の製造方法である。

【0007】 本発明における真空中とは10⁻⁶Torr以下の圧力のことであり、窒化物系半導体薄膜の成膜に必要なガス、金属蒸気が互いに衝突せずに基板に到達するためには、10⁻⁸Torr以下の圧力にし、平均自由行程を大きくすることが好ましいものとなる。半導体成膜中の圧力を高真空に保つためにはMBE(Molecular Beam Epitaxy)法、CBE(C

hemical Beam Epitaxy) 法、MO MBE (Metal Organic MBE) 法等の半導体成長装置を用いることが必要である。

【0008】本発明における窒素を含有するガス状化合物としては、アンモニア、三弗化窒素、ヒドラジンあるいはジメチルヒドラジン等を単独で、またはキャリアガスを用いたそれらの混合ガスを用いることができる。アンモニア、三弗化窒素、ヒドラジン、あるいはジメチルヒドラジンのキャリアガスとしてはアルゴン (Ar) やヘリウム等の不活性ガスを使用することができる。これらのガスの供給方法としては、ガスセルが用いられる。これはBN、アルミナ、石英、ステンレスなどの管を基板面に開口部を向けて薄膜成長装置内に設置し、バルブや流量制御装置、圧力制御装置を接続することによりガスの混合比や供給量の制御、供給の開始・停止を行うことができるようにしたものである。本発明においては、良質な窒化物系半導体薄膜を作製するために該ガスセルを所定の温度に加熱することで窒素源を加熱して基板面に供給することが好ましいものとなる。さらに加熱を効率的に行うためには、該ガスセルにアルミナ、シリカ、窒化ホウ素、炭化ケイ素のようなセラミックスを繊維状、フレーク状、破砕状、粒状としたものを充填したり、さらには上記のようなセラミックスを多孔質状にして該ガスセルに設置して該ガス状化合物との接触面積を大きくすることにより加熱効率を上げることが好ましいものとなる。加熱温度は該ガス状化合物の種類や、その供給量等によって変えることが必要であるが、たとえばアンモニアでは100~500℃の範囲に設定することが好ましい。

【0009】本発明において使用する金属、有機金属化合物、あるいは金属塩の固体ソースは、作製する化合物半導体薄膜に応じて変えればよい。III族からなる化合物半導体薄膜を作製する場合には、Al、Ga、Inの金属単体、それらのアルキル化合物やハロゲン化合物などを用いることができる。有機金属化合物や金属塩を用いる場合には上記のガス状化合物を加熱するのと同様の方法を用いて加熱して供給することも好ましいものとなる。窒素源の供給量は半導体薄膜中の窒素の抜けをより少なくするため、III族元素の供給量の10倍以上とすることがよく、好ましくは100倍以上、さらに好ましくは1000倍以上とするのがよい。

【0010】本発明において窒化物系半導体薄膜を成長させるために使用する基板としては、Si、Al₂O₃、ZnO、MgO、SiC、もしくはGaAs、InAsなどのIII-V族化合物半導体、ZnSeなどのII-VI族化合物半導体などの単結晶基板、石英ガラス、MESAガラス等のガラス基板を用いる。また、基板と窒化物薄膜との間にバッファ層としてアモルファス状の物質、例えばAlN、Ga₂N、Si、SiC等、あるいは単結晶物質として、例えばAlN、Zn

O、SiC等を設けることができる。さらには窒化物系半導体を成長させる場合には界面の結晶性をよくするために、基板と成長する半導体との格子定数を合わせることも好ましい方法である。窒化物系半導体の格子定数の整数倍と基板の格子定数の格子不整合が2%以下であるか、もしくは基板の格子定数の整数倍と薄膜の格子定数の格子不整合が2%以下であれば結晶性の良好な薄膜を得ることができる。本発明においては、とくにサファイア基板が好ましく、なかでもR面やR面を所定量オフした基板が最適なものとなる。例えば、窒化ガリウム薄膜ではサファイアc軸のR面投影を軸として9、2度オフしたものが特に好ましい。

【0011】本発明に用いる窒化物系半導体薄膜の成長においては、III族元素と窒素源を同時に供給して成膜する方法が最も一般的であるが、MEE (Migration Enhanced Epitaxy) や成長中断して成長を行ってもよい (成長中断成長法) といずれの場合でもRHEEDパターンでストリークを観察しながら単結晶性を確認して成長を行うことが好ましい。

【0012】本発明における窒化物半導体薄膜とは、例えばGa_{1-x}N、In_xN、Al_{1-x}Nの他にGa_{1-x}Al_xN、Ga_{1-x}In_xN、Ga_{1-x}B_xNなどのGa_{1-x}を主体とした混晶化合物半導体薄膜のことである。さらに、窒化物系半導体薄膜を作製するときに不純物をドーピングして、キャリア密度制御、i型、p型あるいはn型制御を行うこともできる。i型、p型の半導体薄膜を作製するためにドーピングする不純物の例としてはMg、Zn、Be、Cd、Hg、Li、Ca、Sr等があり、n型半導体薄膜を作製するためにドーピングする不純物としてはSi、Ge、Sn、S、Se、Te等がある。これらのドーパントの種類とドーピング量を変えることによって窒化物系半導体のキャリアの種類の制御やキャリア密度を変えることが可能となる。本発明では、基板上にi型あるいはp型の窒化物系半導体を成膜した上にn型の窒化物系半導体を成膜して発光層を形成した構造、あるいは基板上にn型の窒化物系半導体を成膜した上にi型あるいはp型の窒化物系半導体を成膜して発光層を形成した構造をとるが、このようなpn接合、MIS構造だけではなく、窒化物系半導体を組み合わせた、シングルヘテロ構造、ダブルヘテロ構造、量子井戸構造、超格子構造としてもよい。これらの積層構造の膜厚は、素子作製工程で使用するレジストの厚さに限界があるために、なるべく薄くすることが必要であり3μm以下とするのがよいが、好ましくは2μm以下とするのがよく、さらに好ましくは1μm以下とするのがよい。

【0013】本発明におけるドライエッチングの方法としては、イオンミリング、反応性イオンエッチング、集束イオンビームエッチング、ビームアシストエッチング、ECR (Electron Cyclotron Resonance) エッチングを用いることができ

5

る。ドライエッチング法として、イオンミリングではAr、窒素(N₂)等の不活性ガスを、集束イオンビームエッチングではB、Al、Si、Ga、Ge、In、Au等を金属イオン源として用いることができる。ビームアシストエッチングではXeF₂、Cl₂等のガス雰囲気中で電子線あるいはAr、N₂等のビームを照射してエッチングを行う。反応性イオンエッチング、ECRエッチングではCF₄、CCl₄、CCL₂F₂、CClF₃、SF₆、PCl₅、SiCl₄等のガスを用いる。また、集束イオンビームエッチングを用いた場合にはレジストを用いなくても、薄膜表面に直接エッチングを行うことができ、素子作製工程を簡略化することができる。これらのドライエッチング法を窒化物系半導体のエッチング方法として用いることができる理由としては、上記したように、素子の総膜厚を3μm以下で良質な単結晶薄膜を作製することができるからである。もし窒化物系半導体の膜厚が厚い場合にはレジストの厚みも厚くする必要がある。たとえば窒化物系半導体の膜厚が10μmであるとき、レジストの厚みは10μm以上とする必要があり、レジスト塗布時に非常に困難を有することになる。実際に、窒化物系半導体薄膜を用いて発光素子(LED)やレーザーダイオードを作製する場合においては、これらのドライエッチング法が必要となる。

【0014】本発明においては、発光特性を向上させるためにドライエッチング後に熱処理することが必要である。この熱処理を行うことによりドライエッチングにより受けた膜質の劣化を回復することができ、界面抵抗を下げて低電圧で発光に必要な電流を得ることができる。熱処理を行う装置としては管状炉、ランプアニール炉等の雰囲気制御できる炉であればよい。雰囲気としてはアンモニア、三弗化窒素、ジメチルアンモニウム、ジメチルヒドラジン等を単独あるいはAr、N₂等の不活性ガスとの混合物として用いることができる。熱処理する温度は窒化物系半導体の成膜温度以下であればよく、熱処理時間と同様に使用するガスの種類によって適宜変えることができる。例えばアンモニアでは300~700℃、三弗化窒素では300~500℃、不活性ガスを用いた場合には300~700℃で熱処理を行う。

【0015】本発明における電極の形成方法としては、MBE法、真空蒸着法、電子ビーム蒸着法、スパッタ法等がある。電極としては、Al、In等の金属が好ましいが、Al、In等を混合した合金、またITO、SnO₂、ZnO、ZnS、GaN等の透明導電膜を用いてもよい。さらに、電極形成後にAr、N₂、He等の不活性ガス流中で熱処理することも好ましい。これにより電極と窒化物系半導体との界面抵抗を下げる事が可能になり、良好なダイオード特性とする事ができる。

【0016】以下、一例としてMBE法を用いた窒化物系半導体薄膜の製造方法、および半導体発光装置の作製方法について説明するが、とくにこれに限定されるもので

6

はない。装置としては、図1に示すような真空容器1内に、蒸発用ルツボ(クヌードセンセル)2、3および4、ガスセル7、基板加熱ホルダー5を備えたガスソースMBE装置を使用した。

【0017】蒸発用ルツボ2にはGa金属を入れ、基板面において $10^{13} \sim 10^{16} / \text{cm}^2 \cdot \text{sec}$ になる温度に加熱した。アンモニアの導入にはガス導入管8を用い、アンモニアをガスセル7内から基板6に直接吹き付けるようにした。アンモニアの導入量は基板表面において $10^{16} \sim 10^{20} / \text{cm}^2 \cdot \text{sec}$ になるように供給した。蒸発用ルツボ3にはIn、Al等を入れ、所定の組成の化合物半導体、および所定のキャリア密度を有する半導体となるように温度および時間を制御して成膜を行なう。蒸発用ルツボ4にはMg、Zn、Be、Sb、Si、Ge、C、Sn、Hg、As、P等を入れ、所定の供給量になるように温度および供給時間を制御することによりドーピングを行ない、n型およびi型あるいはp型半導体層を成膜する。

【0018】基板6にはサファイアR面を使用し、200~900℃に加熱した。サファイアR面基板は、オフ角が0.8度以下のものが好ましい。まず、基板6を真空容器1内で750℃で加熱した後、各ルツボを所定の成長温度に設定し、まず蒸発用ルツボ3を開き、0.1~30オングストローム/secの成長速度で0.05~2μmの厚みのn型窒化物半導体薄膜を作製する。さらにその後、Mgをチャージした蒸発用ルツボ4のシャッターを開き、0.1~30オングストローム/secの成長速度で0.01~1μmの厚みでi型あるいはp型窒化物半導体を成膜して発光層を形成する。この成膜時には常にガスセルを加熱し基板表面にアンモニアを供給しておく。

【0019】以上のような方法で成膜した窒化物系半導体を用いて半導体発光装置を作製する工程を図2から図6にしたがって説明する。窒化物系半導体表面にレジストを塗布する。レジストの膜厚はエッチングしたい窒化物系半導体薄膜の厚みによって変えればよく0.1~3μmとするのが好ましい。スピンドーターの条件は2500rpm、30secである。塗布後に90℃に加熱されたクリーンオープン内で30分間プレベークする

(図2)。その後、素子パターン形成用マスクを用いてUV露光・現像を行った(図3)。Arをガスとして用いてイオンミリング法により素子パターン形成のために不必要な部分の窒化物系半導体を除去する。イオンミリング終了後、アセトンを用いてレジストを除去する。

【0020】上記した素子化工程と同様の方法で、i層あるいはp層の除去工程を行う(図4)。なお、各工程でのイオンミリングを行う時間はエッチングを行う膜厚によって決めることができる。以上の工程の後、管状炉内に試料をセットしてアンモニアを雰囲気として、500℃で30分間熱処理した。熱処理後、再度レジストを

7

塗布し、プレバークを行った後(図5)、素子の電極を蒸着し、リフトオフにより電極パターンを形成した(図6)。ついで、Ar流で300℃、1時間の加熱処理を行った。

【0021】以上のようにして作製した窒化物系半導体発光装置に、電圧10Vで20mAの電流を流したときには青色の発光が観測された。

【0022】

【実施例】以下、実施例によりさらに詳細に説明する。

【0023】

【実施例1】MBE法により、Ga_{0.9}N_{0.1}薄膜を成膜し、イオンミリング法により発光装置作製を行った例について説明する。図1に示すような真空容器1内に、蒸発用ルツボ2、4、ガスセル7、および基板加熱ホルダー5、さらにガスセル7にガスを供給するためのガス導入管8、ガス流量調節バルブ9を備えたMBE装置を用いた。

【0024】蒸発用ルツボ2にはGa金属を入れ、1050℃に加熱した。ガスとしてはアンモニアを使用し、ガス導入管8を通してガスセル7に5cc/minの速度で供給した。アンモニアガスは基板6に直接供給するような構造とした。基板6としては、オフ角が0.5度のサファイアR面を使用する。真空容器内の圧力は、成膜時において 2×10^{-6} Torrであった。

【0025】まず、基板6を900℃で30分間加熱し、ついで750℃の温度に保持し成膜を行う。成膜はアンモニアを300℃に加熱したガスセル7から供給しながらGaのルツボのシャッターを開いて行い、1.5オングストローム/secの成膜速度で膜厚0.5μmのn型Ga_{0.9}N_{0.1}薄膜を作製した。さらにMgをチャージして300℃に保たれた蒸発用ルツボ4のシャッターを開き、MgドープのGa_{0.9}N_{0.1}薄膜を1.5オングストローム/secの成膜速度で膜厚0.05μmの厚さで成膜して発光層を形成した。この作製した薄膜のRHEEDパターンはストリーク状で平坦性表面の抵抗を測定したところ、10MΩ以上の抵抗があり絶縁状態であった。

【0026】以下、図に従って素子作製工程を説明する。成膜した薄膜上にスピナーを用いて2500rpm、30secの条件でレジストを塗布し、90℃のクリーンオープン中で30分間プレバークした(図2)。バーク後、素子パターン形成用のマスクを用いてUV露光し、現像した。この膜を加速電圧500V、圧力 2×10^{-6} Torrの条件のAr中で20分間イオンミリングを行い素子パターン形成を行った。その後、アセトンを用いてレジストを除去した。次に、再度スピナーを用いて2500rpm、30secの条件でレジストを塗布し、90℃のクリーンオープン中で30分間プレバークした。バーク後、i層除去用のマスクを用いてUV露光し、現像した(図3)。この膜を加速電圧500V、圧力 2×10^{-6} Torrの条件のAr雰囲気

8

中で1分間イオンミリングを行い不必要なi層を除去した(図4)。その後、アセトンでレジストを除去した。この素子チップを管状炉にセットして10cc/minのアンモニアガス流中で500℃、30分間の熱処理を行った。さらに、スピナーを用いて2500rpm、30secの条件でレジストを塗布し、90℃のクリーンオープン中で30分間プレバークした。バーク後、電極形成用のマスクを用いてUV露光し、現像した(図5)。この膜を真空蒸着機に装着し 2×10^{-6} Torrの真空中でAl金属を0.2μmの厚さで真空蒸着した。その後、アセトンでリフトオフして電極パターンを形成し、ついで、Ar流中で300℃で1時間加熱処理を行ない、素子チップの構造を完成させた(図6)。

【0027】各チップのカッティングはダイシングソーを用いて行った。このうちの1チップをワイヤーボンディング装置を用いてチップの電極部と発光ダイオードの電極部を金線でつなぎ発光装置を作製した。以上、記載した方法により作製した発光素子の電流-電圧特性は図7であった。この素子の発光強度を測定したところ10V、20mAで20mcdであり、青色の発光が観測された。

【0028】

【比較例1】実施例1と同様の方法により成膜した窒化物系半導体薄膜を用いて素子化を行った。素子の作製過程も実施例1と同様の方法により行ない、イオンミリングによるエッチング後に熱処理を行わないで素子を作製した。この素子の発光強度を測定したところ50V、13mAで2mcdであり、青白色の発光が観測された。

【0029】

【実施例2】MBE法によりGa_{0.9}In_{0.1}N_{0.1}混晶薄膜を成膜し、イオンミリング法により発光装置を用いて素子作製を行った例について説明する。蒸発用ルツボ2にはGa金属を入れ1050℃に加熱し、蒸発用ルツボ3にはInを入れ660℃に加熱した。また、蒸発用ルツボ4にはMgを入れ300℃に加熱した。ガスの導入は実施例1と同様の方法により、アンモニアを10cc/minの速度で供給することにより行った。

【0030】基板6としては、オフ角が0.5度以下のサファイアR面を使用する。真空容器内の圧力は、成膜時において 3×10^{-6} Torrであった。まず、基板6を900℃で30分間加熱し、ついで730℃の温度に保持し成膜を行った。成膜はアンモニアを300℃に加熱したガスセル7から供給しながらGaとInのルツボのシャッターを開いて行い、1.0オングストローム/secの成膜速度で膜厚0.5μmのn型Ga_{0.9}In_{0.1}N_{0.1}混晶薄膜(x=0.1)を作製した。成膜終了後、GaとInのルツボのシャッターをしめ、薄膜表面を平坦化させるために10分間そのままの状態に保持し、RHEEDパターンがストリーク状になることを確認し

9

た。その後、Ga、In、Mgのシャッターを同時に開いて成膜を行い、1.0オングストローム/secの成膜速度で膜厚0.08 μ mのi型Ga_{1-x}In_xN混晶薄膜(x=0.1)を成膜して発光層を形成した。この作製した薄膜のRHEEDパターンはストリーク状で平坦性、結晶性は良好であり、表面の抵抗を測定したところ、10M Ω 以上の抵抗があり絶縁状態であった。以上のようにして成膜した薄膜上にスピンのコーターを用いて2500rpm、30secの条件でレジストを塗布し、90℃のクリーンオープン中で30分間プレベークした。ベーク後、素子パターン形成用のマスクを用いてUV露光し、現像した。この膜を加速電圧500V、圧力 2×10^{-4} Torrの条件のAr雰囲気中で17分間イオンミリングを行い素子パターン形成を行った。その後、アセトンを用いてレジストを除去した。次に、再度スピンのコーターを用いて2500rpm、30secの条件でレジストを塗布し、90℃のクリーンオープン中で30分間プレベークした。ベーク後、i層除去用のマスクを用いてUV露光し、現像した。この膜を加速電圧500V、圧力 2×10^{-4} Torrの条件のAr雰囲気中で3分間イオンミリングを行い不必要なi層を除去した。その後、アセトンでレジストを除去した。つぎに管状炉内に素子チップをセットし10cc/minのアンモニア流中で500℃で30分間熱処理した。さらに、スピンのコーターを用いて2500rpm、30secの条件でレジストを塗布し、90℃のクリーンオープン中で30分間プレベークした。ベーク後、電極形成用のマスクを用いてUV露光し、現像した。この膜を真空蒸着機に装着し 3×10^{-6} Torrの真空中でAl金属を0.2 μ mの厚さで真空蒸着した。その後、アセトンでリフトオフして電極を形成し、ついで、Ar流中で300℃で1時間加熱処理を行ない、素子チップの構造を完成させた。

【0031】各チップのカッティングはダイシングソーを用いて行った。このうちの1チップをワイヤーボンディング装置を用いてチップの電極部と発光ダイオードの電極部を金線をつなぎ発光装置を作製した。以上、記載した方法により作製した発光素子の電流-電圧特性は図8であった。この素子の発光強度を測定したところ13V、20mAで22mcdであり、緑色の発光が観測された。

【0032】

【実施例3】MBE法により、GaN薄膜を成膜し、RIE(反応性イオンエッチング)装置を用いて素子作製を行った例について説明する。装置としては、実施例1と同様の装置を用いて、GaN薄膜を作製した。蒸発用ルツボ2にはGa金属を入れ、1050℃に加熱した。ガスとしてはアンモニアを使用し、ガス導入管8を通してガスセル7に5cc/minの速度で基板表面に供給した。

10

【0033】基板6としては、オフ角が0.5度のサファイアR面を使用する。真空容器内の圧力は、成膜時において 2×10^{-6} Torrであった。まず、基板6を900℃で30分間加熱し、ついで750℃の温度に保持し成膜を行う。成膜はアンモニアを300℃の加熱したガスセル7から供給しながらGaのルツボのシャッターを開いて行い、1.5オングストローム/secの成膜速度で膜厚0.8 μ mのGaN薄膜を作製した。さらにMgをチャージして300℃に保たれた蒸発用ルツボ4のシャッターを開き、MgドープのGaN薄膜を1.5オングストローム/secの成膜速度で膜厚0.05 μ mの厚さで成膜して発光層を形成した。この薄膜のRHEEDパターンはストリーク状で平坦性、結晶性は良好であり、表面の抵抗を測定したところ、10M Ω 以上の抵抗があり絶縁状態であった。以上の様にして成膜した薄膜上にスピンのコーターを用いて2500rpm、30secの条件でレジストを塗布し、90℃のクリーンオープン中で30分間プレベークした。ベーク後、素子パターン形成用のマスクを用いてUV露光し、現像した。この膜をRIEを用いて高周波出力200W、CF₄流量25cc/minの条件で25分間エッチングを行い素子パターン形成を行った。その後、アセトンを用いてレジストを除去した。次に、再度スピンのコーターを用いて2500rpm、30secの条件でレジストを塗布し、90℃のクリーンオープン中で30分間プレベークした。ベーク後、i層除去用のマスクを用いてUV露光し、現像した。この膜を200W、CF₄25cc/minの条件で1分間エッチングを行い不必要なi層を除去した。その後、アセトンでレジストを除去した。ついで管状炉内に素子チップをセットして10cc/minのN₂流中で500℃で30分間熱処理した。さらに、スピンのコーターを用いて2500rpm、30secの条件でレジストを塗布し、90℃のクリーンオープン中で30分間プレベークした。ベーク後、電極形成用のマスクを用いてUV露光し、現像した。この膜を真空蒸着機に装着し 2×10^{-6} Torrの真空中でAl金属を0.2 μ mの厚さで真空蒸着した。その後、アセトンでリフトオフして電極を形成し、ついで、N₂流中で300℃で1時間の加熱処理を行ない、素子チップの構造を完成させた。

【0034】各チップのカッティングはダイシングソーを用いて行った。このうちの1チップをワイヤーボンディング装置を用いてチップの電極部と発光ダイオードの電極部を金線をつなぎ発光装置を作製した。作製した発光装置の電流-電圧特性は図9に示すようなダイオード特性を示した。この素子の発光強度を測定したところ15V、20mAで15mcdであり、青色の発光が観測された。

【0035】

50 【発明の効果】本発明による窒化物系半導体発光装置の

11

製造方法において、ドライエッチング法を用いることを可能にし、膜厚が $1\mu\text{m}$ 以下において良好なダイオード特性を示し、青色の発光を有する半導体発光装置の製造方法を可能とした。

【図面の簡単な説明】

【図1】 薄膜作製に用いたMBE装置の概略図である。

【図2】 素子の作製工程を示した断面図である。

【図3】 素子の作製工程を示した断面図である。

【図4】 素子の作製工程を示した断面図である。

【図5】 素子の作製工程を示した断面図である。

【図6】 素子の作製工程を示した断面図である。

【図7】 GaN薄膜を用いたMIS型構造発光装置の電流-電圧測定結果である。

【図8】 GaInN薄膜を用いたMIS型構造発光装置の電流-電圧測定結果である。

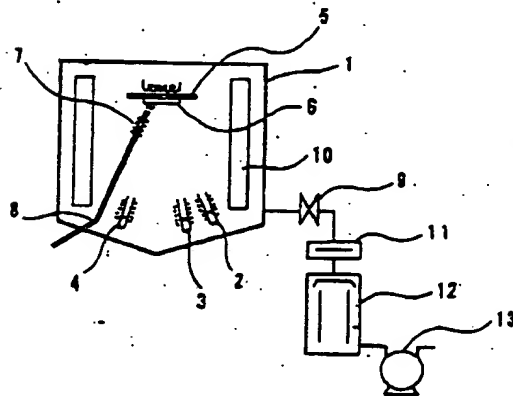
【図9】 GaN薄膜を用いたMIS型構造発光装置の電流-電圧測定結果である。

【符号の説明】

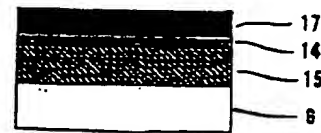
12

- | | |
|----|------------------|
| 1 | 真空容器 |
| 2 | 蒸発用ルツボ |
| 3 | 蒸発用ルツボ |
| 4 | 蒸発用ルツボ |
| 5 | 基板加熱ホルダー |
| 6 | 基板 |
| 7 | ガスセル |
| 8 | ガス導入管 |
| 9 | 流量調節バルブ |
| 10 | クライオパネル |
| 11 | コールドトラップ |
| 12 | 油拡散ポンプ |
| 13 | 油回転ポンプ |
| 14 | i型あるいはp型窒化物系半導体層 |
| 15 | n型窒化物系半導体層 |
| 16 | 電極 |
| 17 | レジスト |

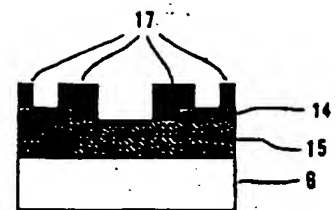
【図1】



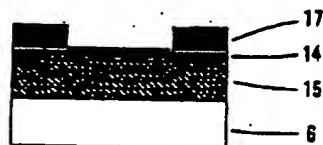
【図2】



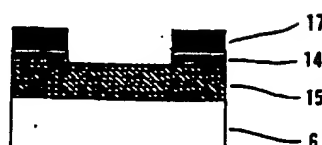
【図5】



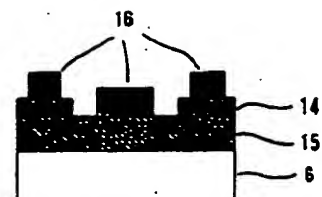
【図3】



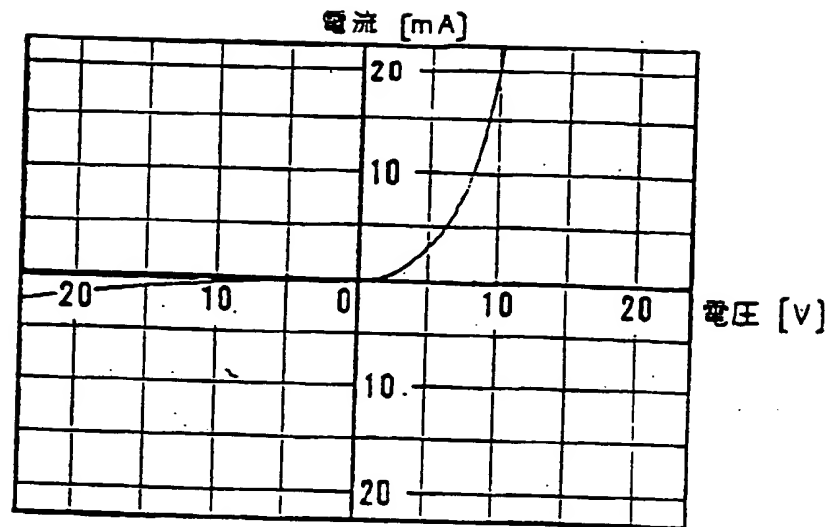
【図4】



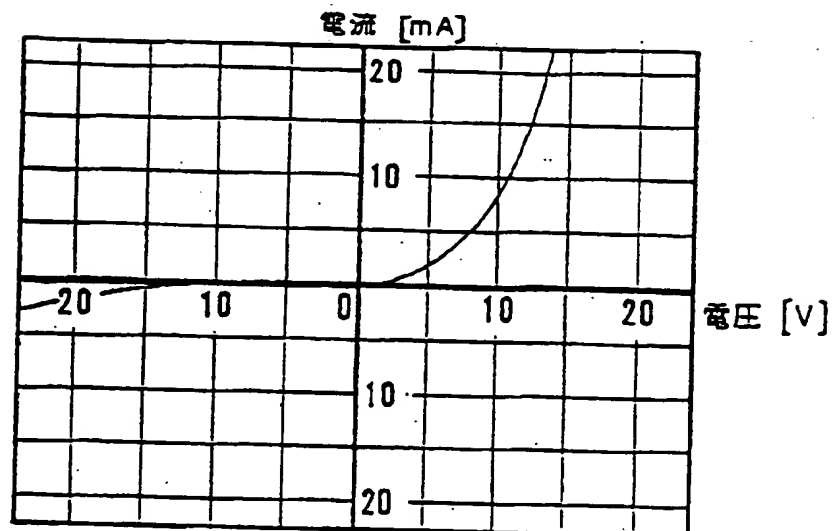
【図6】



〔図7〕



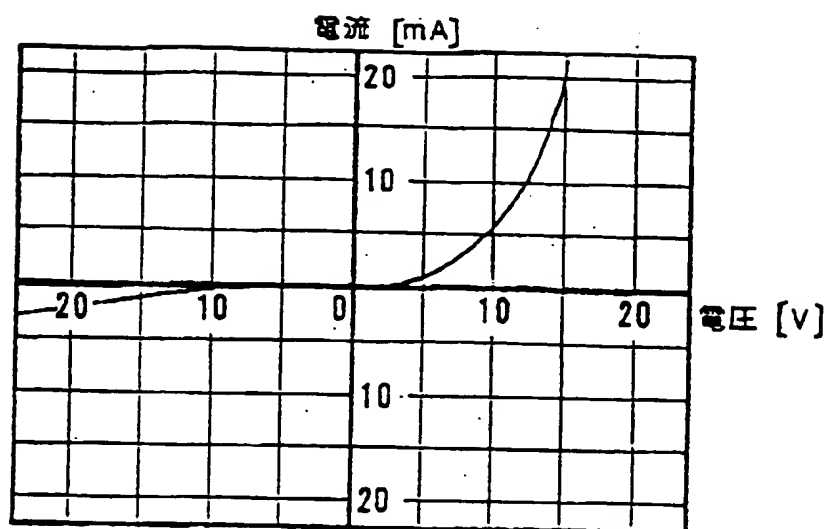
〔図8〕



(9)

特種平5-190900

〔圖9〕



R011590